

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-297228

(43)Date of publication of application : 07.12.1990

(51)Int.Cl.

G06F 11/34

(21)Application number : 01-117996

(71)Applicant : FUJITSU LTD

(22)Date of filing : 11.05.1989

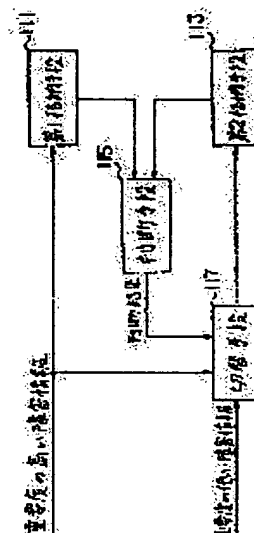
(72)Inventor : YAMAGUCHI SHOJI

(54) FAULT INFORMATION STORING SYSTEM

(57)Abstract:

PURPOSE: To improve the collecting efficiency of the fault information by storing the fault information having high importance received during the using a storing means storing the fault information of high importance into another storing means.

CONSTITUTION: A 1st storing means 111 stores the fault information of high importance, and a 2nd storing means 113 stores the fault information of low importance. When the fault information of high importance is received while the means 111 is storing another fault information of high importance, a deciding means 115 decides whether the received fault information can be stored or not. When the means 115 decides that the means 113 is not storing the fault information of low importance, a switching means 117 performs a switch operation to store the fault information of high importance into the means 113. Consequently, the storing areas can be effectively used and the fault factors can be analyzed with high efficiency.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

Best Available Copy

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平2-297228

⑬ Int.Cl.⁵

識別記号

庁内整理番号

⑭ 公開 平成2年(1990)12月7日

G 06 F 11/34

H

7343-5B

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 障害情報格納方式

⑯ 特 願 平1-117996

⑰ 出 願 平1(1989)5月11日

⑱ 発 明 者 山 口 彰 治 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 古谷 史旺

明 細 書

1. 発明の名称

障害情報格納方式

2. 特許請求の範囲

(1) 重要度の高い障害情報を格納する第1格納手段(111)と、

重要度の低い障害情報を格納する第2格納手段(113)と、

重要度の高い障害情報が前記第1格納手段(111)に格納されているときに送られる別の重要度の高い障害情報が前記第2格納手段(113)に格納可能か否かを判断する判断手段(115)と、

前記判断手段(115)の判断結果に応じて切り替えを行なって、前記重要度の高い障害情報を前記第2格納手段(113)に出力する切替手段(117)と、

を備えるように構成したことを特徴とする障害情報格納方式。

3. 発明の詳細な説明

(概 要)

CPU、チャネルプロセッサあるいは主記憶といった論理装置から収集した障害情報を障害の重要度に応じた格納域に格納するようにした障害情報格納方式に関し、

効率の良い障害情報の収集を目的とし、

重要度の高い障害情報を格納する第1格納手段と、重要度の低い障害情報を格納する第2格納手段と、重要度の高い障害情報が第1格納手段に格納されているときに送られる別の重要度の高い障害情報が第2格納手段に格納可能か否かを判断する判断手段と、判断手段の判断結果に応じて切り替えを行なって、重要度の高い障害情報を第2格納手段に出力する切替手段とを備えるように構成する。

(産業上の利用分野)

本発明は、CPU、チャネルプロセッサあるいは主記憶といった論理装置から収集した障害情報

(以下、エラー情報と称する)を障害の重要度に応じた格納域に格納するようにした障害情報格納方式である。

論理装置の故障診断あるいは保守を行なう場合に、障害検出後直ちに当該論理装置の回路状態であるエラー情報をハード的に収集し、サービスプロセッサ等の解析装置がソフト的にエラー情報の解析を行なって、当該論理装置はエラー情報の出力後に処理を再開するという技法が汎用されている。

この方式において、例えば、システムダウンや自動訂正可能なビットエラーというように、重要度の異なる障害が存在する場合には、その重要度毎にエラー情報格納域を設けることにより、障害の解析を容易に行なうことができる。

(従来の技術)

第5図に計算機システムの構成を示す。

図に示す計算機システムは、入出力制御を行なうチャンネルプロセッサ511と、演算処理を行な

うCPU211と、CPU211の実行するプログラムやデータを格納するメモリ513と、チャンネルプロセッサ511、CPU211およびメモリ513が故障した場合にそのそれぞれがハード的に出力するエラー情報を格納する障害情報収集処理部520と、エラー情報から障害原因の解析を行なうサービスプロセッサ241とを備えている。尚、チャンネルプロセッサ511には、図示しないディスプレイ、キーボード、プリンタ、ディスク装置等の入出力装置が接続されている。

障害の重要度が重度と軽度とに分けられている場合の計算機システムの障害情報の収集方法を説明する。

障害情報収集処理部520は、システムダウンにつながるような重要度の高い障害情報(以下、タイプ0のエラー情報と称する)を格納するメモリ521と、システムダウンにつながらないような重要度の低い障害情報(以下、タイプ1のエラー情報と称する)を格納するメモリ523とを有する。

例えば、CPU211にてシステムダウンにつながるような障害が発生した場合には、CPU211、チャンネルプロセッサ511およびメモリ513の内部状態がタイプ0のエラー情報としてハード的に障害情報収集処理部520に出力され、障害情報障害情報収集処理部520によってメモリ521に格納される。

また、メモリ513にてビットエラーが発生した場合には、CPU211、チャンネルプロセッサ511およびメモリ513の内部状態がタイプ1のエラー情報としてハード的に障害情報収集処理部520に出力され、障害情報障害情報収集処理部520によってメモリ523に格納される。

(発明が解決しようとする課題)

ところで、上述した従来方式にあっては、メモリ521はタイプ0のエラー情報の格納域として、メモリ523はタイプ1のエラー情報の格納域としてそれぞれ固定的に割り当てられているため、メモリ521が使用されている場合には、後から

発生したタイプ0のエラー情報を格納することはできず、格納効率が悪いという問題点があった。

本発明は、このような点にかんがみて創作されたものであり、後から発生した重要度の高いエラー情報を格納するようにした障害情報格納方式を提供することを目的としている。

(課題を解決するための手段)

第1図は、本発明の障害情報格納方式の原理ブロック図である。

図において、第1格納手段111は、重要度の高い障害情報を格納する。

第2格納手段113は、重要度の低い障害情報を格納する。

判断手段115は、重要度の高い障害情報が第1格納手段111に格納されているときに送られる別の重要度の高い障害情報が第2格納手段113に格納可能か否かを判断する。

切替手段117は、判断手段115の判断結果に応じて切り替えを行なって、重要度の高い障害

情報を第2格納手段113に出力する。

従って、全体として、判断手段115の判断結果によって重要度の高い障害情報を第2格納手段113に格納するように構成されている。

〔作用〕

重要度の高い障害情報が第1格納手段111に格納され、重要度の低い障害情報は第2格納手段113に格納される。

第1格納手段111に重要度の高い障害情報が格納されているときに、別の重要度の高い障害情報が送られたときには、その情報が格納可能か否かを判断手段115が判断する。第2格納手段113が重要度の低い障害情報を格納していないことを判断手段115が判断すると、切替手段117は重要度の高い障害情報を第2格納手段113に格納するための切り替えを行なう。

本発明にあっては、重要度の高い障害情報が既に第1格納手段111に格納されているときに、次に導入される別の重要度の高い障害情報が第2

格納手段113に格納される。

〔実施例〕

以下、図面に基づいて本発明の実施例について詳細に説明する。

第2図は、本発明の障害情報格納方式を適用した一実施例の構成を示す。

1. 実施例と第1図との対応関係

ここで、本発明の実施例と第1図との対応関係を示しておく。

第1格納手段111は、障害情報収集処理部220のメモリ221に相当する。

第2格納手段113は、障害情報収集処理部220のメモリ225に相当する。

判断手段115は、障害情報収集処理部220に相当する。

切替手段117は、障害情報収集処理部220の選択回路229に相当する。

以上のような対応関係があるものとして、以下

本発明の実施例について説明する。

1. 実施例の構成

第2図において、実施例の計算機システムは、演算処理を行なうCPU211と、CPU211にて障害が発生した場合にCPU211から出力されるCPU211の内部状態を格納する障害情報収集処理部220と、収集された障害情報から障害原因を解析するサービスプロセッサ241とを有する。尚、この計算機システムの全体構成は第5図に示した計算機システムと同様であるものとする。

この計算機システムは、CPU211で発生する障害をCPU211内の障害検出機構（図示せず）が、システムダウンにつながるような重要度の高いタイプ0のエラー情報とビットエラーのような重要度の低いタイプ1のエラー情報とに分け、CPU211のログ出力機構（図示せず）がそれぞれを障害情報収集処理部220に出力している。

障害情報収集処理部220は、タイプ0のエラー情報を格納するメモリ221と、メモリ221が使用されているか否かを示す使用フラグ223と、タイプ1のエラー情報を格納するメモリ225と、メモリ225が使用されているか否かを示す使用フラグ227と、メモリ225にタイプ0のエラー情報を格納するかタイプ1のエラー情報を格納するかの切り替えを行なう選択回路229と、メモリ225に格納されている障害情報がタイプ0のエラー情報であるかタイプ1のエラー情報であるかを識別する情報を格納する識別フラグ231とを有する。

また、障害情報収集処理部220は、メモリ225を使用していない場合にメモリ225にタイプ0のエラー情報を格納できるか否かの判断を行なう。更に、障害情報収集処理部220は、タイプ0のエラー情報またはタイプ1のエラー情報を格納できた場合には格納終了情報をCPU211に通知し、タイプ0のエラー情報またはタイプ1のエラー情報を格納できなかった場合には格納不

可情報をCPU211に通知する。

メモリ221、使用フラグ223、メモリ225、使用フラグ227および識別フラグ231はRAMまたはラッチで構成されている。

Ⅲ. 実施例の動作

上述した計算機システムのCPU211に障害が発生した場合の障害情報の格納動作について説明する。

第3図にタイプ1のエラー情報格納処理の動作流れ図を、第4図にタイプ0のエラー情報格納処理の動作流れ図を示す。以下、第2図～第4図を参照する。

まず、タイプ1のエラー情報の格納について説明する。

CPU211にて自動訂正可能なビットエラーが発生すると、CPU211のログ出力機構はそのときのCPU211の回路の状態(例えば、内部のレジスタの内容)をタイプ1のエラー情報としてハード的に障害情報収集処理部220に出力

する。

障害情報収集処理部220はタイプ1のエラー情報の格納要求信号を受け取ると、使用フラグ227に"1"が格納されている(即ち、メモリ225が使用中)か否かを判断する(ステップ311)。

使用フラグ227の値が"1"である(肯定判断である)場合には、障害情報収集処理部220はタイプ1のエラー情報の格納要求信号に対する格納不可信号をCPU211に通知する(ステップ313)。

使用フラグ227の値が"0"である(否定判断である)場合には、障害情報収集処理部220はこのタイプ1のエラー情報をメモリ225に格納し(ステップ315)、使用フラグ227に"1"を設定する(ステップ317)。更に、障害情報収集処理部220はメモリ225にタイプ1のエラー情報を格納していることを示す値"1"を識別フラグ231に設定して(ステップ319)、格納終了信号をCPU211に通知する(ステップ

321)。

次に、タイプ0のエラー情報の格納について説明する。

CPU211にてハードエラーが発生すると、CPU211のログ出力機構はそのときのCPU211の回路の状態をタイプ0のエラー情報としてハード的に障害情報収集処理部220に出力する。

障害情報収集処理部220はこのタイプ0のエラー情報の格納要求信号を受け取ると、使用フラグ223に"1"が格納されている(即ち、メモリ221が使用中である)か否かを判断する(ステップ411)。

使用フラグ223の値が"0"である(否定判断である)場合には、障害情報収集処理部220はこのタイプ0のエラー情報をメモリ221に格納し(ステップ413)、使用フラグ223に"1"を設定して(ステップ415)、格納終了信号をCPU211に通知する(ステップ417)。

使用フラグ223の値が"1"である(肯定判断

である)場合には、障害情報収集処理部220は使用フラグ227の値が"1"である(即ち、メモリ225が使用中である)か否かを判断する(ステップ419)。

使用フラグ227の値が"1"である(肯定判断である)場合には、障害情報収集処理部220はメモリ221もメモリ225も使用中であるため、タイプ0のエラー情報の格納要求信号に対して格納不可信号をCPU211に通知する(ステップ421)。

使用フラグ227の値が"0"である(否定判断である)場合には、障害情報収集処理部220は同時にCPU211からタイプ1のエラー情報の格納が要求されているか否かを判断する(ステップ423)。この判断は、タイプ1のエラー情報の格納中にタイプ0のエラー情報の格納要求信号を障害情報収集処理部220が受け取った場合を考慮してのものである。

タイプ1のエラー情報の格納要求信号が出されている(肯定判断である)場合には、障害情報収

集処理部220はタイプ0のエラー情報の格納要求信号に対して格納不可信号をCPU211に通知する(ステップ421)。

タイプ1のエラー情報の格納要求信号が出されていない(否定判断である)場合には、障害情報収集処理部220はタイプ1のエラー情報をメモリ225に格納するように接続している選択回路229をタイプ1のエラー情報をメモリ225に格納するように切り替えさせ、障害情報収集処理部220は供給されたタイプ0のエラー情報をメモリ225に格納し(ステップ425)、使用フラグ227を"1"にする(ステップ427)。更に、障害情報収集処理部220はメモリ225にタイプ0のエラー情報を格納していることを示す"0"を識別フラグ231に設定して(ステップ429)、格納終了信号をCPU211に通知する(ステップ431)。

使用フラグ223が"1"になると、サービスプロセッサ241はメモリ221の障害情報から障害原因を解析し、解析処理終了後に使用フラグ2

23を"0"にする。

また、使用フラグ227が"1"になると、サービスプロセッサ241はメモリ225の障害情報から原因を解析する。このとき、識別フラグ231の値が"0"のときにはタイプ0のエラー情報の解析処理を行ない、識別フラグ231の値が"1"のときにはタイプ1のエラー情報の解析処理を行なう。また、解析処理終了後に使用フラグ227を"0"にする。

IV. 実施例のまとめ

このように、CPU211の障害のためにメモリ221が使用中のときに、CPU211に於いて重要度の高い障害が発生すると、CPU211からタイプ0のエラー情報を受け取った障害情報収集処理部220は、まず、タイプ1のエラー情報を格納するメモリ225の使用状態を調べ、使用されていない場合には、タイプ1のエラー情報の格納要求がないことを確認して、タイプ0のエラー情報をタイプ1のエラー情報格納用のメモリ

225に格納する。このようにすることで、格納領域の有効利用が図られ、効率の良い障害原因の解析を行なうことができる。

V. 発明の変形態様

なお、上述した本発明の実施例にあっては、障害情報格納方式を計算機システムに適用したが、例えば、ワークステーションでもよい。

障害情報を出力する処理装置をCPU211のみとしたが、メモリやチャネルでもよい。また、複数の処理装置から障害情報が出力されてもよく、この場合には、同時に障害が発生した場合のために障害情報の格納優先順位を設定して、どの処理装置からの格納要求を受け付けるかを決定する選択処理部が必要となる。

また、障害情報をタイプ0のエラー情報とタイプ1のエラー情報の2つに区分したが、重要度に応じて3段階以上に区分してもよい。

更に、「1. 実施例と第1図との対応関係」において、本発明と実施例との対応関係を説明して

おいたが、これに限られることはなく、本発明には各種の変形態様があることは当業者であれば容易に推考できるであろう。

〔発明の効果〕

上述したように、本発明によれば、重要度の高いエラー情報を格納する第1格納手段が使用中のときに、判断手段が重要度の低いエラー情報を格納する第2格納手段が使用されていないと判断した場合には、切替手段を切り替えて重要度の高いエラー情報を第2格納手段に格納することができるので、効率の良い障害情報の収集を行なうことができ、実用的には極めて有用である。

4. 図面の簡単な説明

第1図は本発明の障害情報格納方式の原理ブロック図、

第2図は本発明の障害情報格納方式を適用した一実施例の構成図、

第3図はタイプ1のエラー情報の格納処理の動作

流れ図、

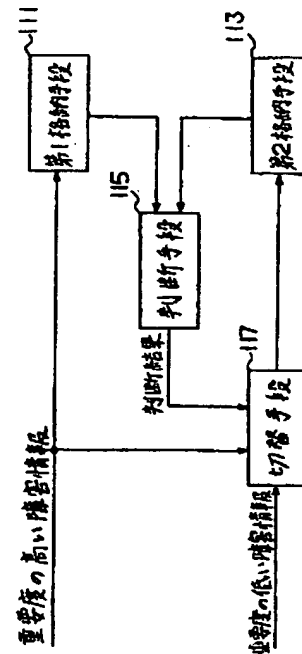
第4図はタイプ0のエラー情報の格納処理の動作流れ図、

第5図は計算機システムの構成図である。

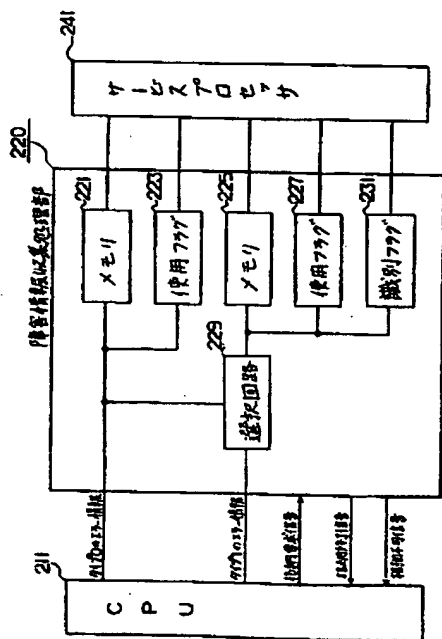
図において、

- 111は第1格納手段、
- 113は第2格納手段、
- 115は切替手段、
- 211はCPU、
- 220は障害情報収集処理部、
- 221、225はメモリ、
- 223、227は使用フラグ、
- 229は選択回路、
- 231は識別フラグ、
- 241はサービスプロセッサである。

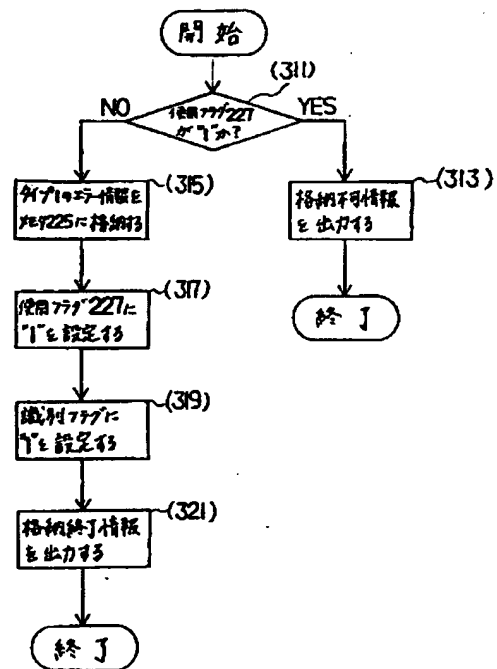
特許出願人 富士通株式会社
代理人 弁理士 古谷 史



本発明の原理ブロック図
第1図

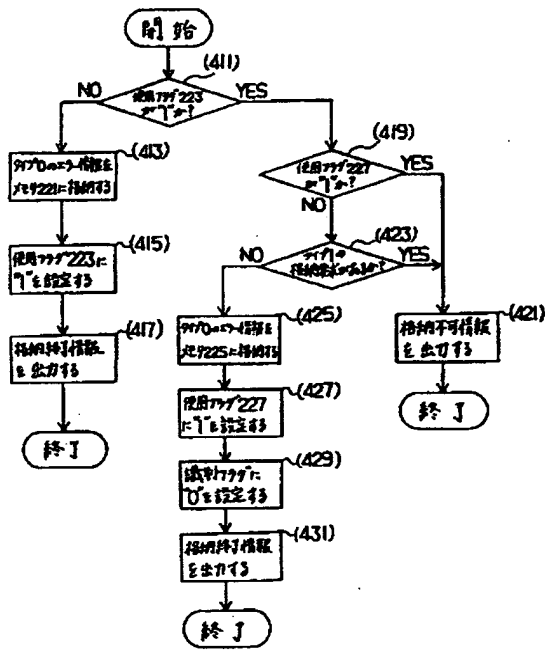


実施例の構成図
第2図

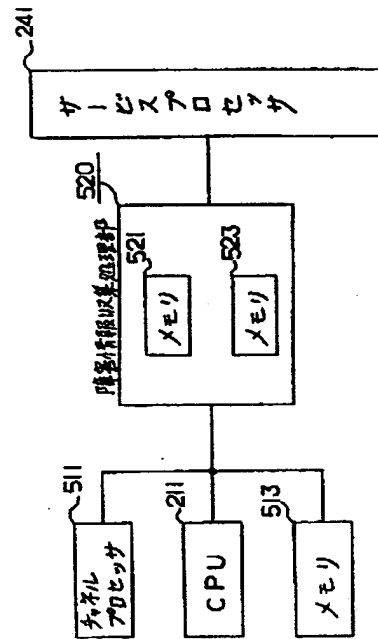


タイプ0のエラー情報の格納処理の動作流れ図

第3図



タイパのエラー情報の格納処理の動作流れ図
第4図



計算機システムの構成図
第5図

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☒ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☒ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.